

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

①

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-031616

(43)Date of publication of application : 02.02.1996

(51)Int.Cl.

H01C 7/10  
H01C 1/142

(21)Application number : 06-167952

(71)Applicant : MATSUSHITA ELECTRIC IND CO  
LTD

(22)Date of filing : 20.07.1994

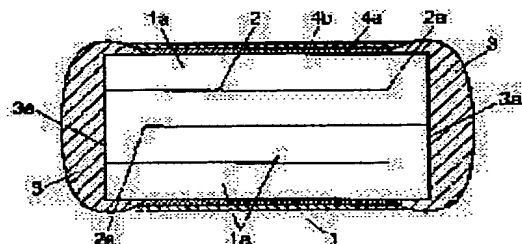
(72)Inventor : MATSUYAMA YOSHIO  
WAKAHATA YASUO  
TOKUNAGA HIDEAKI

## (54) VARISTOR AND MANUFACTURE THEREOF

## (57)Abstract:

PURPOSE: To enhance the plating-resistance and damp-proof property by a method wherein an electrode is formed on the surface of a varistor element, a mixture mainly composed of SiO<sub>2</sub> is provided on the surface of the varistor element and fired, and a high resistance layer mainly composed of Zn-Si-O is formed on the part which is not covered by the electrode of the surface of the varistor element.

CONSTITUTION: A ceramic sheet 1a, which is mainly composed of ZnO, and an inner electrode 2 are laminated, Ag paste is coated on both edge faces of a fired varistor element 1, and an electrode is baked. Then, when the varistor 1 is embedded and fired in the mixture which is mainly composed of SiO<sub>2</sub> the main component ZnO of the varistor element 1 and SiO<sub>2</sub> are reacted with each other, and a high resistance layer 4a mainly composed of Zn<sub>2</sub>SiO<sub>4</sub> is formed on the surface of the element 1. Also when Bi<sub>2</sub>O<sub>3</sub> is added as a subcomponent to the varistor element 1, Bi<sub>2</sub>O<sub>3</sub> is reacted with SiO<sub>2</sub> and the high resistance layer 4a, mainly composed of Zn<sub>2</sub>O<sub>2</sub>, is formed on the surface of the varistor element 1 and a high resistance layer 4b, mainly composed of Bi<sub>4</sub>(SiO<sub>4</sub>)<sub>3</sub>, is formed thereon.



## LEGAL STATUS

[Date of request for examination]

31.10.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3453857

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 8 - 3 1 6 1 6

(43) 公開日 平成 8 年 (1996) 2 月 2 日

(51) Int. Cl. <sup>6</sup>

H 0 1 C

7/10

1/142

識別記号

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数 1 0 O L

(全 7 頁)

(21) 出願番号 特願平 6-167952

(22) 出願日 平成 6 年 (1994) 7 月 20 日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真 1006 番地

(72) 発明者 松山 美穂

大阪府門真市大字門真 1006 番地 松下電器  
産業株式会社内

(72) 発明者 若畑 康男

大阪府門真市大字門真 1006 番地 松下電器  
産業株式会社内

(72) 発明者 徳永 英晃

大阪府門真市大字門真 1006 番地 松下電器  
産業株式会社内

(74) 代理人 弁理士 小鍛治 明 (外 2 名)

(54) 【発明の名称】 バリスタとその製造方法

(57) 【要約】

【目的】 バリスタ素子表面に、耐湿性、耐メッキ性に優れた高抵抗層を有するバリスタを提供することを目的とするものである。

【構成】 バリスタ素子 1 の表面に  $\text{SiO}_2$  を主成分とする混合物 15 を配し、焼成することにより、バリスタ素子 1 の表面に、 $\text{Zn-Si-O}$  系の物質からなる高抵抗層 4 a を形成するものである。

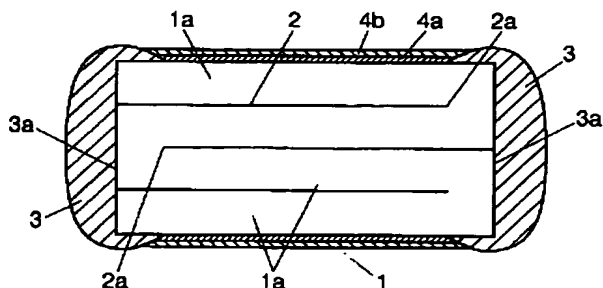
1 バリスタ素子

2 内部電極

2a 遊端

3 外部電極

3a, 4a, 4b 高抵抗層



1

## 【特許請求の範囲】

【請求項 1】  $ZnO$  を主成分とするバリスタ素子と、前記バリスタ素子の表面に設けた電極と、前記バリスタ素子表面の少なくとも前記電極に覆われていない部分に設けた高抵抗層とを備え、前記高抵抗層は  $Zn-Si-O$  系の物質を主成分とするバリスタ。

【請求項 2】 バリスタ素子と、前記バリスタ素子の表面に設けた電極と、前記バリスタ素子表面の少なくとも前記電極に覆われていない部分に設けた第 1 の高抵抗層と、前記第 1 の高抵抗層の上に設けた第 2 の高抵抗層とを備え、前記バリスタ素子は  $ZnO$  を主成分とし、副成分として少なくとも  $Bi$  を含有し、前記第 1 の高抵抗層は  $Zn-Si-O$  系の物質を主成分とし、前記第 2 の高抵抗層は  $Bi-Si-O$  系の物質を主成分とするバリスタ。

【請求項 3】 バリスタ素子と、前記バリスタ素子の表面に設けた電極と、前記バリスタ素子表面の少なくとも前記電極に覆われていない部分に設けた第 1 の高抵抗層と、前記第 1 の高抵抗層の上に設けた第 2 の高抵抗層とを備え、前記バリスタ素子は  $ZnO$  を主成分とし、副成分として少なくとも  $B$  を含有し、前記第 1 の高抵抗層は  $Zn-Si-O$  系の物質を主成分とし、前記第 2 の高抵抗層は  $B-Si-O$  系の物質を主成分とするバリスタ。

【請求項 4】 バリスタ素子と、前記バリスタ素子の表面に設けた電極と、前記バリスタ素子表面の少なくとも前記電極に覆われていない部分に設けた第 1 の高抵抗層と、前記第 1 の高抵抗層の上に設けた第 2 の高抵抗層とを備え、前記バリスタ素子は  $ZnO$  を主成分とし、副成分として少なくとも  $Bi$ 、 $B$  を含有し、前記第 1 の高抵抗層は  $Zn-Si-O$  系の物質を主成分とし、前記第 2 の高抵抗層は  $Bi-Si-O$  系の物質と、 $B-Si-O$  系の物質とを主成分とするバリスタ。

【請求項 5】 バリスタ素子と、前記バリスタ素子の内部に設けた内部電極と、前記バリスタ素子の両端面に、前記内部電極と電気的に接続するように設けた外部電極と、前記バリスタ素子表面の少なくとも前記電極で覆われていない部分に設けた高抵抗層とを備え、前記内部電極の遊端に対向する前記外部電極の前記バリスタ素子側面に高抵抗層を設けたバリスタ。

【請求項 6】  $ZnO$  を主成分とする原材料を成形してバリスタ素子を得、次に前記バリスタ素子表面に電極を形成し、次に前記バリスタ素子の表面に  $SiO_2$  を主成分とする混合物を配して焼成し、前記バリスタ素子の表面に高抵抗層を形成するバリスタの製造方法。

【請求項 7】  $ZnO$  を主成分とする原材料を成形してバリスタ素子を得、次に前記バリスタ素子の表面に第 1 の電極を形成し、次に前記バリスタ素子の表面に  $SiO_2$  を主成分とする混合物を配して焼成し、前記バリスタ素子表面に高抵抗層を形成後、前記第 1 の電極上に第 2 の電極を形成するバリスタの製造方法。

2

【請求項 8】  $ZnO$  を主成分とする原材料を成形してバリスタ素子を得、次に前記バリスタ素子の表面に  $SiO_2$  を主成分とする混合物を配して焼成して前記素子表面に高抵抗層を形成し、次に前記バリスタ素子の表面に電極を形成するバリスタの製造方法。

【請求項 9】  $ZnO$  を主成分とする原材料を成形してバリスタ素子を得、次に前記バリスタ素子を、ケイ素化合物を含む液体に浸漬し、その後、前記バリスタ素子を焼成して、前記バリスタ素子の表面に高抵抗層を形成するバリスタの製造方法。

【請求項 10】 ケイ素化合物として、 $(CH_3O)_4Si$ 、 $(C_2H_5O)_4Si$ 、 $(C_3H_7O)_4Si$ 、 $(C_4H_9O)_4Si$  のうち少なくとも一種以上を用いる請求項 9 記載のバリスタの製造方法。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はバリスタとその製造方法に関するものである。

【0002】

【従来の技術】 従来より、チップ部品は半田付け時に半田により、 $Ag$  外部電極が、侵されてしまうため、 $Ag$  外部電極の上に  $Ni$  メッキ等を施し、この上からさらに、半田付け性向上のため半田メッキを施している。しかし、 $ZnO$  バリスタは、半導体であるため電解メッキを行うと、セラミック素子表面もメッキされてしまうので、これを防ぐために、セラミック素子表面に  $Si$ 、 $B$ 、 $Bi$ 、 $Pb$ 、 $Ca$  等からなるガラスをディップして、高抵抗層を形成していた。

【0003】

【発明が解決しようとする課題】 しかし、ガラスによる高抵抗層は選択的にセラミック素子表面だけに形成することができず、また均一な厚さにすることが困難であった。このため、メッキをするときメッキ流れをおこしてショートしたり、水分等がセラミック素子内部に浸入してバリスタ特性を劣化させたりするという問題点を有していた。

【0004】 そこで本発明は、緻密で均一な厚みを有し、選択的にセラミック素子表面に高抵抗層を形成し、耐メッキ性、耐湿性に優れたバリスタを提供することを目的とするものである。

【0005】

【課題を解決するための手段】 この目的を達成するために、本発明はバリスタ素子の表面に電極を形成し、次にバリスタ素子の表面に  $SiO_2$  を主成分とする混合物を配し、その後焼成し、バリスタ素子表面の少なくとも電極に覆われていない部分に主成分が  $Zn-Si-O$  系の物質である高抵抗層を形成するものである。

【0006】

【作用】 この構成により、バリスタ素子表面の  $ZnO$  成分が  $SiO_2$  と反応し、バリスタ素子表面に主成分が  $Z$

n-Si-O系の物質である高抵抗層が形成される。しかし、バリスタ素子表面に設けられた電極とSiO<sub>2</sub>は反応しないので選択的に電極形成部分を除く、バリスタ素子表面に、高抵抗層が形成され、前記電極上にメッキすることができる。また、この高抵抗層は、緻密で均一な厚みを有するので、メッキ流れや余分な水分などが浸入するのを防ぐことができるので、耐湿性、耐メッキ性に優れたバリスタを得ることができる。

【0007】さらに、積層型のバリスタの場合、外部電極とバリスタ素子の間にも、高抵抗層が形成されるので、内部電極の遊端と、対向する外部電極の距離を短くすることができる。すなわち、内部電極の面積を大きくすることができるので、サージ耐量の大きなバリスタを得ることができる。

【0008】なお外部電極のバリスタ素子側面に高抵抗層が形成される理由は、現時点で明確になっていないが、バリスタ素子の成分とSiO<sub>2</sub>とが反応して液相化し、界面から液相化した高抵抗成分が素子内に浸入するためであると思われる。

【0009】

【実施例】

(実施例1) 図1において、1はバリスタ素子で、その内部にはAg製の内部電極2が複数設けられている。これらの内部電極2には、交互にバリスタ素子1の両端に引き出され、その両端において、外部電極3と電気的に接続されている。

【0010】また、内部電極2間、及びその外側に積層されたセラミックシート1aは、ZnOを主成分とし、副成分としてBi<sub>2</sub>O<sub>3</sub>、Co<sub>2</sub>O<sub>3</sub>、MnO<sub>2</sub>、Sb<sub>2</sub>O<sub>3</sub>、B<sub>2</sub>O<sub>3</sub>等を含んでいる。

【0011】図2は製造工程を示し、セラミックシート1aは図2において(5)で示すごとく原料の混合、粉碎、スラリー化、シート成形により作製した。次にこのセラミックシート1aと、内部電極2とを積層(6)

し、それを切断(7)し、930℃で30分間焼成(8)後、シェーカーで1時間、セラミック素子1の表面の面取(9)をした。

【0012】次に、セラミック素子1の両端面にAg電極ペーストを塗布(10)し、750℃～850℃でAg電極焼付(11)し、その後、図3に示すごとくSiO<sub>2</sub>を主成分とする混合物15にバリスタ素子1を埋没させ、空気中あるいは酸素雰囲気中で750℃～950℃で5分～10時間、焼成した(図2の12)。

【0013】この焼成により、バリスタ素子1の主成分ZnOと、SiO<sub>2</sub>が反応して、主にZn<sub>2</sub>SiO<sub>4</sub>からなる高抵抗層4aが前記バリスタ素子1表面上に形成される。また、バリスタ素子1に副成分として、Bi<sub>2</sub>O<sub>3</sub>を添加した場合、Bi<sub>2</sub>O<sub>3</sub>がSiO<sub>2</sub>と反応して、主にZn<sub>2</sub>SiO<sub>4</sub>からなる高抵抗層4aと、この高抵抗層4aの上に、主にBi<sub>4</sub>(SiO<sub>4</sub>)<sub>3</sub>からなる高抵抗層4b

とがバリスタ素子1の表面上に形成される。

【0014】また、バリスタ素子1の副成分としてB<sub>2</sub>O<sub>3</sub>を添加した場合、B<sub>2</sub>O<sub>3</sub>がSiO<sub>2</sub>と反応して、主にZn<sub>2</sub>SiO<sub>4</sub>からなる高抵抗層4aと、この上に、主にB<sub>2</sub>(SiO<sub>4</sub>)<sub>3</sub>からなる高抵抗層4bとがバリスタ素子1の表面上に形成される。

【0015】さらに、バリスタ素子1に、副成分として、Bi<sub>2</sub>O<sub>3</sub>とB<sub>2</sub>O<sub>3</sub>とを添加した場合、Bi<sub>2</sub>O<sub>3</sub>とB<sub>2</sub>O<sub>3</sub>とがSiO<sub>2</sub>と反応して、主にZn<sub>2</sub>SiO<sub>4</sub>からなる高抵抗層4aと、この上に、主にBi<sub>4</sub>(SiO<sub>4</sub>)<sub>3</sub>とB<sub>2</sub>(SiO<sub>4</sub>)<sub>3</sub>とからなる高抵抗層4bとがバリスタ素子1の表面上に形成される。これら反応により生じた物質は、バリスタの特性への悪影響は生じず、バリスタとして極めて特性の優れたものが得られる。ここで重要なことは、図3に示すごとく個々のバリスタ素子1を全てSiO<sub>2</sub>を主成分とする混合物15に埋没させておくことである。そのために、まずアルミナのつぼ16の中に所定の厚さでSiO<sub>2</sub>を主成分とする混合物15を敷きつめ、その上に、バリスタ素子1を隣接するものと接触しないように並べ、その状態でSiO<sub>2</sub>を主成分とする混合物15を十分に覆いかぶせた。この状態で焼成を行った後に、バリスタ素子1表面と、外部電極3表面のSiO<sub>2</sub>を主成分とする混合物15を取り除いた。この除去は例えば容器内にSiCの玉石と純水とバリスタ素子1とを入れて攪拌したり、エアーガンで複数のバリスタ素子1を容器内で揺動させたりして行った。その後、外部電極3表面に2A、30minで電解Niメッキ、その上に0.6A、30minで半田メッキ(図2の14)を行い、バリスタを得た。

【0016】得られたバリスタの断面から、メッキの厚みは、Niメッキが1.2μm、半田メッキは1.3μmであった。

【0017】また、耐メッキ性を調べ(表1)に示した。

【0018】

【表1】

	メッキ液による バリスタ素子の腐食	メッキ流れ
従 来 例 コート無し	腐食される	100%
従 来 例 コート有り	局部的に腐食される	7～8%
本 発 明	腐食されない	0%

(注)メッキ流れとは素子表面上にメッキがされること

【0019】(表1)に示すように、高抵抗層4a、4bを有していないバリスタ素子1にメッキを行うと、外部電極3の形成部分以外のバリスタ素子1の表面積の100%がメッキされてしまう。

【0020】また、従来のように、バリスタ素子1の表

面にガラスによる高抵抗層を形成したものは、7~8%メッキされた。しかし、本実施例によるものは、バリスタ素子1の外部電極3形成部分以外は全くメッキされなかった。

【0021】また、本発明のバリスタは、メッキ時も、メッキ液による、バリスタ素子1の腐食が起きないので、優れた特性を有するものである。

【0022】(実施例2) 実施例1と同様にして、外部電極3塗布(10)後のバリスタ素子1を、図3に示すごとく、 $\text{SiO}_2$ を主成分とする混合物15に、埋没させ、この状態で、750~950℃で5分~10時間焼成した。その後、外部電極3上に、さらにAg電極ペーストを塗布し、750~850℃で10~60分間Ag電極焼付を行い、次にメッキ(14)を行ってバリスタを得た。

【0023】また、実施例2において $\text{SiO}_2$ を主成分とする混合物15にバリスタ素子1を埋没させて反応させた後、外部電極3上についた $\text{SiO}_2$ の反応物は実施例1と同様に除去してから、さらに外部電極3の上にAgを塗布して焼付てもよい。

【0024】実施例1と同様に、実施例2においても、バリスタ素子1の主成分 $\text{ZnO}$ と、 $\text{SiO}_2$ が反応して、主に $\text{Zn}_2\text{SiO}_4$ からなる高抵抗層4aが前記バリスタ素子1表面上に形成される。また、バリスタ素子1に副成分として、 $\text{Bi}_2\text{O}_3$ が添加した場合、 $\text{Bi}_2\text{O}_3$ が $\text{SiO}_2$ と反応して、主に $\text{Zn}_2\text{SiO}_4$ からなる高抵抗層4aと、この高抵抗層4aの上に、主に $\text{Bi}_4(\text{SiO}_4)_3$ からなる高抵抗層4bとがバリスタ素子1の表面上に形成される。

【0025】また、バリスタ素子1の副成分として $\text{B}_2\text{O}_3$ を添加した場合、 $\text{B}_2\text{O}_3$ が $\text{SiO}_2$ と反応して、主に $\text{Zn}_2\text{SiO}_4$ からなる高抵抗層4aと、この上に、主に $\text{B}_2(\text{SiO}_4)_3$ からなる高抵抗層4bとがバリスタ素子1の表面上に形成される。

【0026】さらに、バリスタ素子1に、副成分として、 $\text{Bi}_2\text{O}_3$ と $\text{B}_2\text{O}_3$ とを添加した場合、 $\text{Bi}_2\text{O}_3$ と $\text{B}_2\text{O}_3$ とが $\text{SiO}_2$ と反応して、主に $\text{Zn}_2\text{SiO}_4$ からなる高抵抗層4aと、この上に、主に $\text{Bi}_4(\text{SiO}_4)_3$ と $\text{B}_2(\text{SiO}_4)_3$ とからなる高抵抗層4bとがバリスタ素子1の表面上に形成される。これら反応により生じた物質は、バリスタの特性への悪影響は生じず、バリスタとして、極めて優れた特性を有するものが得られる。

【0027】(実施例3) 実施例1と同様にして、面取(9)後、図3に示すごとく、 $\text{SiO}_2$ を主成分とする混合物15にバリスタ素子1を埋没させ、この状態で750℃~950℃で5分~10時間、加熱する。加熱後、外部電極3を塗布(10)し、750℃~850℃、10~60分でAg電極焼付、メッキ(14)を行う。

【0028】実施例1と同様に、実施例3においても、

バリスタ素子1の主成分 $\text{ZnO}$ と、 $\text{SiO}_2$ が反応して、主に $\text{Zn}_2\text{SiO}_4$ からなる高抵抗層4aが前記バリスタ素子1表面上に形成される。また、バリスタ素子1に副成分として、 $\text{Bi}_2\text{O}_3$ を添加した場合、 $\text{Bi}_2\text{O}_3$ が $\text{SiO}_2$ と反応して、主に $\text{Zn}_2\text{SiO}_4$ からなる高抵抗層4aと、この高抵抗層4aの上に、主に $\text{Bi}_4(\text{SiO}_4)_3$ からなる高抵抗層4bとがバリスタ素子1の表面上に形成される。

【0029】また、バリスタ素子1の副成分として $\text{B}_2\text{O}_3$ を添加した場合、 $\text{B}_2\text{O}_3$ が $\text{SiO}_2$ と反応して、主に $\text{Zn}_2\text{SiO}_4$ からなる高抵抗層4aと、この上に、主に $\text{B}_2(\text{SiO}_4)_3$ からなる高抵抗層4bとがバリスタ素子1の表面上に形成される。

【0030】さらに、バリスタ素子1に、副成分として、 $\text{Bi}_2\text{O}_3$ と $\text{B}_2\text{O}_3$ とを添加した場合、 $\text{Bi}_2\text{O}_3$ と $\text{B}_2\text{O}_3$ とが $\text{SiO}_2$ と反応して、主に $\text{Zn}_2\text{SiO}_4$ からなる高抵抗層4aと、この上に、主に $\text{Bi}_4(\text{SiO}_4)_3$ と $\text{B}_2(\text{SiO}_4)_3$ とからなる高抵抗層4bとがバリスタ素子1の表面上に形成される。これら反応により生じた物質は、バリスタの特性への悪影響は生じず、バリスタとして、極めて優れた特性を有するものが得られる。

【0031】(実施例4) 実施例1と同様にして、セラミック素子1を得た後、 $(\text{CH}_3\text{O})_4\text{Si}$ 、 $(\text{C}_2\text{H}_5\text{O})_4\text{Si}$ 、 $(\text{C}_3\text{H}_7\text{O})_4\text{Si}$ 、 $(\text{C}_4\text{H}_9\text{O})_4\text{Si}$ のうち少なくとも1種類以上含む液体に、セラミック素子1を浸漬させ、その後、空気中あるいは酸素雰囲気中で、700~850℃で30分間焼成して高抵抗層4a、4bを形成した。このようにバリスタ素子1を上記液体に浸漬することにより、この液体が、バリスタ素子1の表面に入り込み、接触面積が広くなり、反応性が良くなると共に均一な厚さの膜が得られる。

【0032】本実施例においても、実施例1と同様にバリスタ素子1の主成分 $\text{ZnO}$ と、 $\text{SiO}_2$ が反応して、主に $\text{Zn}_2\text{SiO}_4$ からなる高抵抗層4aが前記バリスタ素子1表面上に形成される。また、バリスタ素子1に副成分として、 $\text{Bi}_2\text{O}_3$ を添加した場合、 $\text{Bi}_2\text{O}_3$ が $\text{SiO}_2$ と反応して、主に $\text{Zn}_2\text{SiO}_4$ からなる高抵抗層4aと、この高抵抗層4aの上に、主に $\text{Bi}_4(\text{SiO}_4)_3$ からなる高抵抗層4bとがバリスタ素子1の表面上に形成される。

【0033】また、バリスタ素子1の副成分として $\text{B}_2\text{O}_3$ を添加した場合、 $\text{B}_2\text{O}_3$ が $\text{SiO}_2$ と反応して、主に $\text{Zn}_2\text{SiO}_4$ からなる高抵抗層4aと、この上に、主に $\text{B}_2(\text{SiO}_4)_3$ からなる高抵抗層4bとがバリスタ素子1の表面上に形成される。

【0034】さらに、バリスタ素子1に、副成分として、 $\text{Bi}_2\text{O}_3$ と $\text{B}_2\text{O}_3$ とを添加した場合、 $\text{Bi}_2\text{O}_3$ と $\text{B}_2\text{O}_3$ とが $\text{SiO}_2$ と反応して、主に $\text{Zn}_2\text{SiO}_4$ からなる高抵抗層4aと、この上に、主に $\text{Bi}_4(\text{SiO}_4)_3$ と $\text{B}_2(\text{SiO}_4)_3$ とからなる高抵抗層4bとがバリスタ素

10

20

30

40

50

子 1 の表面上に形成される。これら反応により生じた物質は、バリスタの特性への悪影響は生じず、バリスタとして、極めて優れた特性を有するものが得られる。

【0035】なお実施例 1～4 において  $\text{SiO}_2$  を主成分とする混合物 15 にバリスタ素子 1 を埋没させる場合、図 4 のように埋め込むだけでも高抵抗層は形成されるが、反応性を考えた場合、図 3 のようにアルミナのつぼ 16 中で反応させ、さらにおもしなどをして、圧力をかけて  $\text{SiO}_2$  を主成分とする混合物 15 とバリスタ素子 1 との密着性を上げた方がよい。また、ニッケル製あるいは磁器製のバリスタ素子 1 と反応しない材料でできた容器内にニッケルあるいはジルコニア等のバリスタ素子 1 と反応しない玉石と、バリスタ素子 1 と  $\text{SiO}_2$  を主成分とする混合物 15 とを入れ、回転させながら攪拌して反応を行うと、より均一に反応させることができると思われる。

【0036】また、液体に浸漬したバリスタ素子を実施例 1～3 と同様に、混合物 15 に埋没させて、高抵抗層 4 a、4 b を形成するとさらに均一な厚さを有する緻密なものが形成できる。

【0037】さらに、玉石は、バリスタ素子 1 よりも小さいものを用いることが好ましい。また混合物 15 は  $\text{SiO}_2$  を主成分とする粉体であるが、バリスタ素子 1 との反応性を良くするために、粒径を  $2\mu\text{m}$  以下にすることが望ましい。そして、 $\text{SiO}_2$  以外に混合物 15 に用いる粉体として、マンガン、鉄、ニッケル、アンチモン、アルミニウム、ジルコニア等の酸化物が望ましい。

【0038】この混合比や加熱温度、その時間を調整することにより膜厚を制御できる。また、高抵抗層を形成する際、 $1200^\circ\text{C}$  以下にすることが望ましい。というのは  $1200^\circ\text{C}$  を越えると  $\text{Si}$  がガラス化してしまい、バリスタ素子 1 同士がひっついてしまうからである。

【0039】そして昇温を一気に行うことにより、バリスタ素子 1 の成分が蒸発して、ポアになるのを防ぐことができる。これに対して降温は、特に  $500\sim 800^\circ\text{C}$  の間は、 $50^\circ\text{C}/\text{h}$  で降温させることが望ましい。これにより、バリスタ素子 1 の内部に酸素が十分に供給され、低電流領域でのバリスタ特性が向上する。

【0040】また、本発明のバリスタと従来のバリスタの湿中負荷試験を行い、その結果を図 5 に示した。

【0041】図 5 を見るとわかるように、従来のバリスタは 100 時間を過ぎると

【0042】

【外 1】

バリスタ電圧 ( $V_{10\mu\text{A}}$ )

【0043】が大きく変化するが、本発明のバリスタは、ほとんど変化していない。このように、本発明のバリスタは従来のものと比較すると非常に耐湿性に優れていることがわかる。

【0044】また、(表 2) に、サージ耐量に対する必

要な無効層厚みを示している。

【0045】

【表 2】

	無効層厚み 有効層厚み	サージ耐量
従 来 品	2	500(A)
	1	200(A)
本発明品	1	1000(A)
	0.5	1000(A)
	0.2	1000(A)

【0046】(表 2) によると、従来のバリスタは、もれ電流を防ぐため、サージ耐量が 500 A のバリスタでは、無効層の厚みを有効層一層の厚みの 2 倍に、また 200 A のバリスタでは、無効層の厚みを有効層一層の厚みと同じに最低限しなければならなかった。しかし、本発明のバリスタは、サージ耐量が 1000 A のバリスタでも、無効層の厚みを有効層一層の厚みの 0.2 倍にしても、外部電極 3 とバリスタ素子 1 の間に高抵抗層 4 a、4 b が介在しているので、もれ電流を防ぐことができる。

【0047】さらに、図 1 に示した積層型のバリスタの場合、外部電極 3 とバリスタ素子 1 の間にも、高抵抗層 3 a が形成されるので、内部電極 2 の遊端 2 a と、対向する外部電極 3 の距離を短くすることができる。すなわち、内部電極 2 の面積を大きくすることができるので、サージ耐量の大きなバリスタを得ることができる。

【0048】なお外部電極 3 の内面側にも高抵抗層 3 a が形成される理由は現時点で十分判明していないが、バリスタ素子の成分と  $\text{SiO}_2$  とが、反応して液相化し、界面から液相化した高抵抗成分が素子内に浸入するためであると思われる。

【0049】

【発明の効果】以上のように、本発明はバリスタ素子表面の電極に覆れていない部分に、主成分が  $\text{Zn}_2\text{SiO}_4$  の高抵抗層、あるいは下層が  $\text{Zn}_2\text{SiO}_4$  を主成分とする高抵抗層、上層が  $\text{Bi}_4(\text{SiO}_4)_3$  を主成分とする高抵抗層、あるいは下層が  $\text{Zn}_2\text{SiO}_4$  を主成分とする高抵抗層、上層が  $\text{B}_2(\text{SiO}_4)_3$  を主成分とする高抵抗層、あるいは、下層が  $\text{Zn}_2\text{SiO}_4$  を主成分とする高抵抗層、上層が主に  $\text{Bi}_4(\text{SiO}_4)_3$  と  $\text{B}_2(\text{SiO}_4)_3$  からなる高抵抗層を形成するものである。

【0050】これらの高抵抗層は、緻密で均一な厚さを有するので不要な水分などがバリスタ素子内に浸入して、バリスタ特性を劣化させることがない。また、メッキ時も、メッキ流れを起こしショート不良が発生するのを防ぐことができる。さらに、無効層の厚みを従来よりも薄くすることができるので、小型化を図ることができる。このように、本発明の高抵抗層は耐薬品性、耐湿性に優れているので、優れた特性を有するバリスタを得る

ことができる。

【0051】さらに、積層型のバリスタの場合、外部電極とバリスタ素子の間にも、高抵抗層が形成されるので、内部電極の遊端と、対向する外部電極の距離を短くすることができる。すなわち、内部電極の面積を大きくすることができるので、サージ耐量の大きなバリスタを得ることができる。

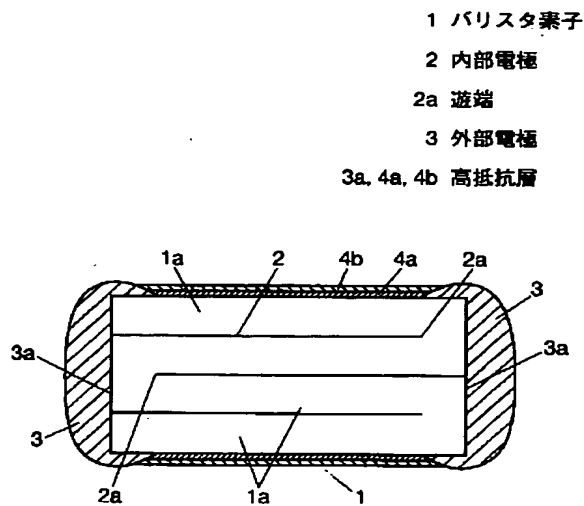
【図面の簡単な説明】

【図1】本発明の一実施例におけるバリスタの断面図

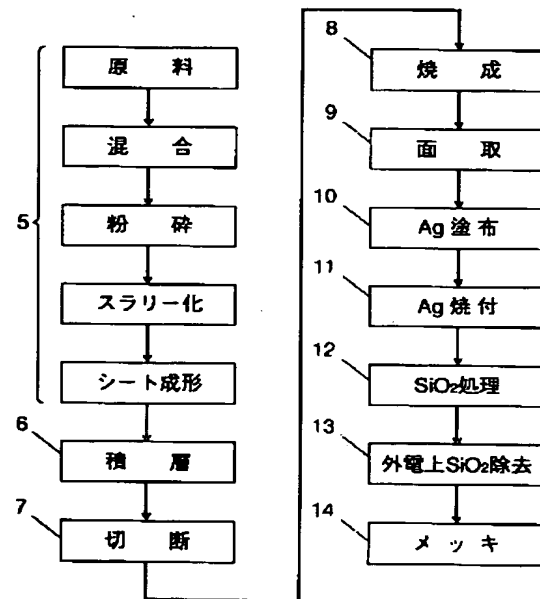
【図2】本発明の一実施例におけるバリスタの製造工程図

【図3】本発明の一実施例における焼成工程の説明図

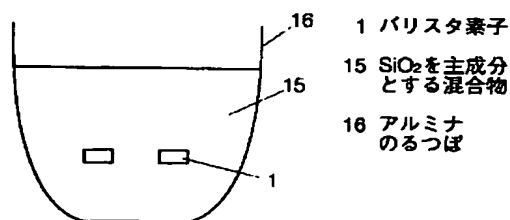
【図1】



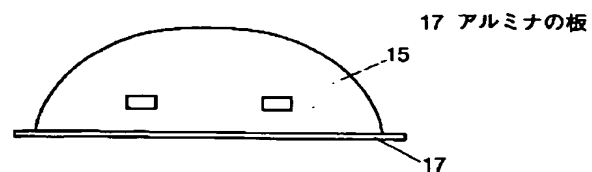
【図2】



【図3】

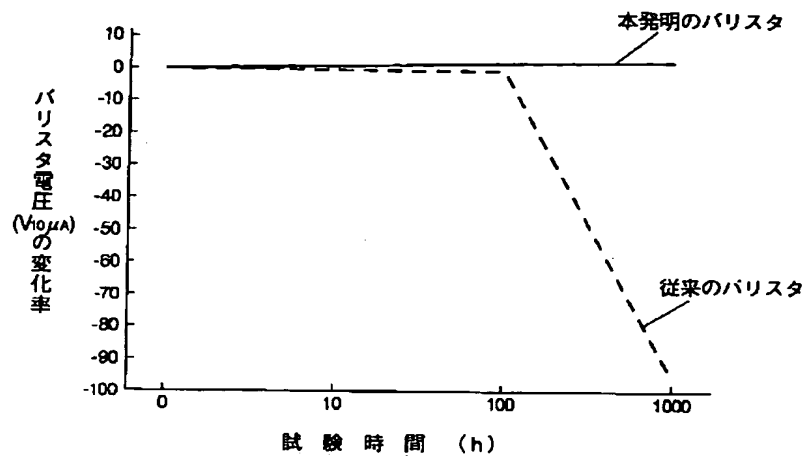


【図4】





【図5】



## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-031616

(43)Date of publication of application : 02.02.1996

(51)Int.Cl.

H01C 7/10

H01C 1/142

(21)Application number : 06-167952

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 20.07.1994

(72)Inventor : MATSUYAMA YOSHIO

WAKAHATA YASUO

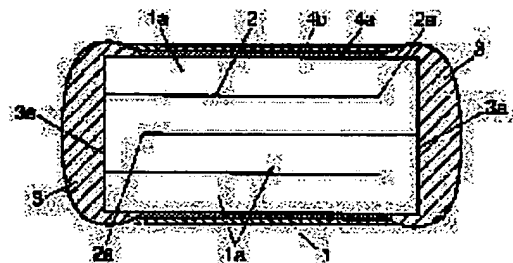
TOKUNAGA HIDEAKI

## (54) VARISTOR AND MANUFACTURE THEREOF

## (57)Abstract:

**PURPOSE:** To enhance the plating-resistance and damp-proof property by a method wherein an electrode is formed on the surface of a varistor element, a mixture mainly composed of  $\text{SiO}_2$  is provided on the surface of the varistor element and fired, and a high resistance layer mainly composed of  $\text{Zn-Si-O}$  is formed on the part which is not covered by the electrode of the surface of the varistor element.

**CONSTITUTION:** A ceramic sheet 1a, which is mainly composed of  $\text{ZnO}$ , and an inner electrode 2 are laminated, Ag paste is coated on both edge faces of a fired varistor element 1, and an electrode is baked. Then, when the varistor 1 is embedded and fired in the mixture which is mainly composed of  $\text{SiO}_2$  the main component  $\text{ZnO}$  of the varistor element 1 and  $\text{SiO}_2$  are reacted with each other, and a high resistance layer 4a mainly composed of  $\text{Zn}_2\text{SiO}_4$  is formed on the surface of the element 1. Also when  $\text{Bi}_2\text{O}_3$  is added as a subcomponent to the varistor element 1,  $\text{Bi}_2\text{O}_3$  is reacted with  $\text{SiO}_2$  and the high resistance layer 4a, mainly composed of  $\text{Zn}_2\text{O}_2$ , is formed on the surface of the varistor element 1 and a high resistance layer 4b, mainly composed of  $\text{Bi}_4(\text{SiO}_4)_3$ , is formed thereon.



## LEGAL STATUS

[Date of request for examination]

31.10.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3453857

[Date of registration]

25.07.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

**\* NOTICES \***

**Japan Patent Office is not responsible for any damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

**CLAIMS****[Claim(s)]**

**[Claim 1]** It is the varistor to which it has the electrode which prepared ZnO in the front face of the varistor component used as a principal component, and said varistor component, and the high resistive layer prepared in the part of said varistor component front face which is not covered with said electrode at least, and said high resistive layer uses the matter of a Zn-Si-O system as a principal component.

**[Claim 2]** A varistor component, the electrode prepared in the front face of said varistor component, and the 1st high resistive layer prepared in the part of said varistor component front face which is not covered with said electrode at least, Have the 2nd high resistive layer prepared 1st [ said ] on the high resistive layer, and said varistor component uses ZnO as a principal component. It is the varistor to which Bi is contained at least as an accessory constituent, said 1st high resistive layer uses the matter of a Zn-Si-O system as a principal component, and said 2nd high resistive layer uses the matter of a Bi-Si-O system as a principal component.

**[Claim 3]** A varistor component, the electrode prepared in the front face of said varistor component, and the 1st high resistive layer prepared in the part of said varistor component front face which is not covered with said electrode at least, Have the 2nd high resistive layer prepared 1st [ said ] on the high resistive layer, and said varistor component uses ZnO as a principal component. It is the varistor to which B is contained at least as an accessory constituent, said 1st high resistive layer uses the matter of a Zn-Si-O system as a principal component, and said 2nd high resistive layer uses the matter of a B-Si-O system as a principal component.

**[Claim 4]** A varistor component, the electrode prepared in the front face of said varistor component, and the 1st high resistive layer prepared in the part of said varistor component front face which is not covered with said electrode at least, Have the 2nd high resistive layer prepared 1st [ said ] on the high resistive layer, and said varistor component uses ZnO as a principal component. It is the varistor to which Bi and B are contained at least as an accessory constituent, said 1st high resistive layer uses the matter of a Zn-Si-O system as a principal component, and said 2nd high resistive layer uses the matter of a Bi-Si-O system, and the matter of a B-Si-O system as a principal component.

**[Claim 5]** The varistor which prepared the high resistive layer in said varistor component side face of said external electrode which is equipped with a varistor component, the internal electrode prepared in the interior of said varistor component, the external electrode prepared in the both-ends side of said varistor component so that it might connect with said internal electrode electrically, and the high resistive layer prepared in the part of said varistor component front face which is not covered with said electrode at least, and counters the free end of said internal electrode.

**[Claim 6]** The manufacture approach of the varistor which fabricates the raw material which uses ZnO as a principal component, obtains a varistor component, then forms an electrode in said varistor component front face, arranges and calcinates the mixture which uses SiO<sub>2</sub> as a principal component on the front face of said varistor component next, and forms a high resistive layer in the front face of said varistor component.

**[Claim 7]** The manufacture approach of the varistor which fabricates the raw material which uses ZnO as a principal component, obtains a varistor component, then forms the 1st electrode in the front face of said varistor component, arranges and calcinates the mixture which uses SiO<sub>2</sub> as a principal component on the front face of said varistor component next, and forms the 2nd electrode on said 1st electrode after forming a high resistive layer in said varistor component front face.

**[Claim 8]** The manufacture approach of the varistor which fabricates the raw material which uses ZnO as a principal component, obtains a varistor component, arranges and calcinates the mixture which uses SiO<sub>2</sub> as a principal component on the front face of said varistor component next, forms a high resistive layer in said component front face, and then forms an electrode in the front face of said varistor component.

**[Claim 9]** The manufacture approach of the varistor which fabricates the raw material which uses ZnO as a principal component, obtains a varistor component, then is immersed in the liquid containing a silicon compound in said varistor

component, calcinates said varistor component after that, and forms a high resistive layer in the front face of said varistor component.

[Claim 10] The manufacture approach of a varistor according to claim 9 using at least one or more kinds in 4(CH<sub>3</sub>O) Si, 4(C<sub>2</sub>H<sub>5</sub>O) Si, 4(C<sub>3</sub>H<sub>7</sub>O) Si, and 4(C<sub>4</sub>H<sub>9</sub>O) Si as a silicon compound.

---

[Translation done.]

**\* NOTICES \***

**Japan Patent Office is not responsible for any damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

**DETAILED DESCRIPTION**

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to a varistor and its manufacture approach.

[0002]

[Description of the Prior Art] Conventionally, since Ag external electrode will be invaded by solder at the time of soldering, the chip performed nickel plating etc. on Ag external electrode, and, for the reason on a soldering disposition, has performed solder plating further from this. However, since it is a semi-conductor, if electrolytic plating is performed, since a ceramic component front face will also be plated, in order to prevent this, the ZnO varistor dipped into the ceramic component front face the glass which consists of Si, B, Bi, Pb, calcium, etc., and formed the high resistive layer in it.

[0003]

[Problem(s) to be Solved by the Invention] However, it was difficult to be unable to form the high resistive layer with glass only in a ceramic component front face alternatively, and to make it uniform thickness. For this reason, when plating, it had the trouble of causing plating flow, short-circuiting, or moisture etc. having infiltrated into the interior of a ceramic component, and degrading a varistor property.

[0004] Then, this invention has precise and uniform thickness, forms a high resistive layer in a ceramic component front face alternatively, and aims at offering the varistor excellent in plating-proof nature and moisture resistance.

[0005]

[Means for Solving the Problem] In order to attain this purpose, this invention forms an electrode in the front face of a varistor component, it arranges the mixture which uses SiO<sub>2</sub> as a principal component on the front face of a varistor component next, calcinates it after that, and forms the high resistive layer whose principal component is the matter of a Zn-Si-O system in the part of a varistor component front face which is not covered with an electrode at least.

[0006]

[Function] Of this configuration, the ZnO component of a varistor component front face reacts with SiO<sub>2</sub>, and the high resistive layer whose principal component is the matter of a Zn-Si-O system is formed in a varistor component front face. However, since it does not react, a high resistive layer is alternatively formed in the varistor component front face except an electrode formation part, and the electrode prepared in the varistor component front face and SiO<sub>2</sub> can be plated on said electrode. Moreover, since this high resistive layer can prevent plating flow, excessive moisture, etc. permeating since it has precise and uniform thickness, it can obtain the varistor excellent in moisture resistance and plating-proof nature.

[0007] Furthermore, since a high resistive layer is formed also between an external electrode and a varistor component in the case of the varistor of a laminating mold, the free end of an internal electrode and distance of the external electrode which counters can be shortened. That is, since area of an internal electrode can be enlarged, a varistor with a big surge tolerated dose can be obtained.

[0008] In addition, it is thought that the reason a high resistive layer is formed in the varistor component side face of an external electrode is for the high resistance component which the component of a varistor component and SiO<sub>2</sub> reacted and liquid-phase-ized, and was liquid-phase-ized from the interface to permeate into a component although it is not clear at present.

[0009]

[Example]

(Example 1) In drawing 1, 1 is a varistor component and two or more internal electrodes 2 made from Ag are formed in the interior. Among these, it is pulled out by the both ends of the varistor component 1 by turns, and connects with the

external electrode 3 electrically in the both ends at the section electrode 2.

[0010] Moreover, ceramic sheet 1a by which the laminating was carried out between internal electrodes 2 and to its outside uses ZnO as a principal component, and contains Bi<sub>2</sub>O<sub>3</sub>, Co<sub>2</sub>O<sub>3</sub>, MnO<sub>2</sub> and Sb<sub>2</sub>O<sub>3</sub>, and B<sub>2</sub>O<sub>3</sub> grade as an accessory constituent.

[0011] Drawing 2 showed the production process, and ceramic sheet 1a was produced by mixing of a raw material, grinding, slurring, and sheet forming, as drawing 2 shown in (5). Next, the laminating (6) of this ceramic sheet 1a and the internal electrode 2 was carried out, it was cut (7), the baking (8) back was carried out for 30 minutes at 930 degrees C, and chamfering of the edge (9) of the front face of the ceramic component 1 was carried out with the shaker for 1 hour.

[0012] Next, applied Ag electrode paste to the both-ends side of the ceramic component 1 (10), carried out Ag electrode printing (11) at 750 degrees C - 850 degrees C, the varistor component 1 was made buried in the mixture 15 which uses SiO<sub>2</sub> as a principal component, as shown in drawing 3 after that, and it calcinated at 750 degrees C - 950 degrees C in air or an oxygen ambient atmosphere for 5 minutes to 10 hours (12 of drawing 2).

[0013] High resistive layer 4a which the principal components ZnO and SiO<sub>2</sub> of the varistor component 1 react, and mainly consists of Zn<sub>2</sub>SiO<sub>4</sub> by this baking is formed on said varistor component 1 front face. Moreover, when Bi<sub>2</sub>O<sub>3</sub> is added for the varistor component 1 as an accessory constituent, Bi<sub>2</sub>O<sub>3</sub> reacts to it with SiO<sub>2</sub>, and high resistive layer 4b which mainly consists of Bi<sub>4</sub>(SiO<sub>4</sub>)<sub>3</sub> is formed on the front face of the varistor component 1 on high resistive layer 4a which mainly consists of Zn<sub>2</sub>SiO<sub>4</sub>, and this high resistive layer 4a.

[0014] Moreover, when B<sub>2</sub>O<sub>3</sub> is added as an accessory constituent of the varistor component 1, B<sub>2</sub>O<sub>3</sub> reacts with SiO<sub>2</sub>, and high resistive layer 4b which mainly consists of B<sub>2</sub>(SiO<sub>4</sub>)<sub>3</sub> is formed on the front face of the varistor component 1 high resistive layer 4a which mainly consists of Zn<sub>2</sub>SiO<sub>4</sub>, and on this.

[0015] Furthermore, as an accessory constituent, when Bi<sub>2</sub>O<sub>3</sub> and B<sub>2</sub>O<sub>3</sub> are added for the varistor component 1, Bi<sub>2</sub>O<sub>3</sub> and B<sub>2</sub>O<sub>3</sub> react to it with SiO<sub>2</sub>. High resistive layer 4b which mainly consists of Bi<sub>4</sub>(SiO<sub>4</sub>)<sub>3</sub> and B<sub>2</sub>(SiO<sub>4</sub>)<sub>3</sub> is formed on the front face of the varistor component 1 high resistive layer 4a which mainly consists of Zn<sub>2</sub>SiO<sub>4</sub>, and on this. The matter produced by these reactions does not produce the bad influence to the property of a varistor, but what was extremely excellent in the property as a varistor is obtained. An important thing is making the mixture 15 which uses SiO<sub>2</sub> as a principal component for each varistor component 1 altogether buried here, as shown in drawing 3. Therefore, it covered with the mixture 15 which uses SiO<sub>2</sub> as a principal component by predetermined thickness into the crucible 16 of an alumina first, it arranged so that that which adjoins the varistor component 1 on it might not be contacted, and the mixture 15 which uses SiO<sub>2</sub> as a principal component in the condition was fully covered, and was put. After calcinating in this condition, the mixture 15 which uses SiO<sub>2</sub> of varistor component 1 front face and external electrode 3 front face as a principal component was removed. Put in the ball, the pure water, and the varistor component 1 of SiC in the container, and it agitated, and this removal was performed by making two or more varistor components 1 by the air gun rock within a container. Then, electrolysis nickel plating was performed on external electrode 3 front face, 0.6A and 30min performed solder plating (14 of drawing 2) on it by 2A and 30min, and the varistor was obtained.

[0016] As for the thickness of the cross section of the obtained varistor to plating, nickel plating of 1.2 micrometers and solder plating was 1.3 micrometers.

[0017] Moreover, it was shown for investigating plating-proof nature (Table 1).

[0018]

[Table 1]

	メッキ液による バリスタ素子の腐食	メッキ流れ
従来例 コート無し	腐食される	100%
従来例 コート有り	局部的に腐食される	7~8%
本発明	腐食されない	0%

(注)メッキ流れとは素子表面上にメッキがされること

[0019] If it plates for the varistor component 1 which does not have the high resistive layers 4a and 4b as shown in (Table 1), 100% of the surface area of varistor components 1 other than the formation part of the external electrode 3 will be plated.

[0020] Moreover, the thing in which the high resistive layer with glass was formed on the front face of the varistor

component 1 was plated 7 to 8% like before. However, what is depended on this example was not plated at all other than the external electrode 3 formation part of the varistor component 1.

[0021] Moreover, since the corrosion of the varistor component 1 according [ the time of plating ] to plating liquid does not break out, the varistor of this invention has the outstanding property.

[0022] (Example 2) Like the example 1, as the varistor component 1 after external electrode 3 spreading (10) was shown in drawing 3, the mixture 15 which uses  $\text{SiO}_2$  as a principal component was made buried, and it calcinated at 750-950 degrees C by this condition for 5 minutes to 10 hours. Then, Ag electrode paste was further applied on the external electrode 3, Ag electrode printing was performed for 10 - 60 minutes at 750-850 degrees C, then it plated (14), and the varistor was obtained.

[0023] Moreover, after making the varistor component 1 buried in the mixture 15 which uses  $\text{SiO}_2$  as a principal component in an example 2 and making it react to it, after removing the reactant of  $\text{SiO}_2$  attached on the external electrode 3 like an example 1, it applies Ag on the external electrode 3, and \*\*\*\*\* is also still better [ a reactant ] for it.

[0024] Like an example 1, also in an example 2, the principal components ZnO and  $\text{SiO}_2$  of the varistor component 1 react, and high resistive layer 4a which mainly consists of  $\text{Zn}_2\text{SiO}_4$  is formed on said varistor component 1 front face. Moreover, when Bi  $2\text{O}_3$  adds for the varistor component 1 as an accessory constituent, Bi  $2\text{O}_3$  reacts to it with  $\text{SiO}_2$ , and high resistive layer 4b which mainly consists of  $\text{Bi}_4(\text{SiO}_4)_3$  is formed on the front face of the varistor component 1 on high resistive layer 4a which mainly consists of  $\text{Zn}_2\text{SiO}_4$ , and this high resistive layer 4a.

[0025] Moreover, when B-2  $\text{O}_3$  is added as an accessory constituent of the varistor component 1, B-2  $\text{O}_3$  reacts with  $\text{SiO}_2$ , and high resistive layer 4b which mainly consists of B-2  $(\text{SiO}_4)_3$  is formed on the front face of the varistor component 1 high resistive layer 4a which mainly consists of  $\text{Zn}_2\text{SiO}_4$ , and on this.

[0026] Furthermore, as an accessory constituent, when Bi  $2\text{O}_3$  and B-2  $\text{O}_3$  are added for the varistor component 1, Bi  $2\text{O}_3$  and B-2  $\text{O}_3$  react to it with  $\text{SiO}_2$ . High resistive layer 4b which mainly consists of  $\text{Bi}_4(\text{SiO}_4)_3$  and B-2  $(\text{SiO}_4)_3$  is formed on the front face of the varistor component 1 high resistive layer 4a which mainly consists of  $\text{Zn}_2\text{SiO}_4$ , and on this. The matter produced by these reactions does not produce the bad influence to the property of a varistor, but what has the extremely excellent property as a varistor is obtained.

[0027] (Example 3) Like an example 1, as shown in drawing 3 after chamfering of the edge (9), the varistor component 1 is made buried in the mixture 15 which uses  $\text{SiO}_2$  as a principal component, and it heats at 750 degrees C - 950 degrees C by this condition for 5 minutes to 10 hours. The external electrode 3 is applied after heating (10), and Ag electrode printing and plating (14) are performed in 750 degrees C - 850 degrees C and 10 - 60 minutes.

[0028] Like an example 1, also in an example 3, the principal components ZnO and  $\text{SiO}_2$  of the varistor component 1 react, and high resistive layer 4a which mainly consists of  $\text{Zn}_2\text{SiO}_4$  is formed on said varistor component 1 front face. Moreover, when Bi  $2\text{O}_3$  is added for the varistor component 1 as an accessory constituent, Bi  $2\text{O}_3$  reacts to it with  $\text{SiO}_2$ , and high resistive layer 4b which mainly consists of  $\text{Bi}_4(\text{SiO}_4)_3$  is formed on the front face of the varistor component 1 on high resistive layer 4a which mainly consists of  $\text{Zn}_2\text{SiO}_4$ , and this high resistive layer 4a.

[0029] Moreover, when B-2  $\text{O}_3$  is added as an accessory constituent of the varistor component 1, B-2  $\text{O}_3$  reacts with  $\text{SiO}_2$ , and high resistive layer 4b which mainly consists of B-2  $(\text{SiO}_4)_3$  is formed on the front face of the varistor component 1 high resistive layer 4a which mainly consists of  $\text{Zn}_2\text{SiO}_4$ , and on this.

[0030] Furthermore, as an accessory constituent, when Bi  $2\text{O}_3$  and B-2  $\text{O}_3$  are added for the varistor component 1, Bi  $2\text{O}_3$  and B-2  $\text{O}_3$  react to it with  $\text{SiO}_2$ . High resistive layer 4b which mainly consists of  $\text{Bi}_4(\text{SiO}_4)_3$  and B-2  $(\text{SiO}_4)_3$  is formed on the front face of the varistor component 1 high resistive layer 4a which mainly consists of  $\text{Zn}_2\text{SiO}_4$ , and on this. The matter produced by these reactions does not produce the bad influence to the property of a varistor, but what has the extremely excellent property as a varistor is obtained.

[0031] (Example 4) Like an example 1, after obtaining the ceramic component 1, into the liquid included at least one or more kinds in  $4(\text{CH}_3\text{O})\text{Si}$ ,  $4(\text{C}_2\text{H}_5\text{O})\text{Si}$ ,  $4(\text{C}_3\text{H}_7\text{O})\text{Si}$ , and  $4(\text{C}_4\text{H}_9\text{O})\text{Si}$  The ceramic component 1 was made immersed, after that, in air or an oxygen ambient atmosphere, it calcinated for 30 minutes at 700-850 degrees C, and the high resistive layers 4a and 4b were formed. Thus, by immersing the varistor component 1 in the above-mentioned liquid, while this liquid enters the front face of the varistor component 1, a touch area becomes large and reactivity becomes good, the film of uniform thickness is obtained.

[0032] Also in this example, the principal components ZnO and  $\text{SiO}_2$  of the varistor component 1 react like an example 1, and high resistive layer 4a which mainly consists of  $\text{Zn}_2\text{SiO}_4$  is formed on said varistor component 1 front face. Moreover, when Bi  $2\text{O}_3$  is added for the varistor component 1 as an accessory constituent, Bi  $2\text{O}_3$  reacts to it with  $\text{SiO}_2$ , and high resistive layer 4b which mainly consists of  $\text{Bi}_4(\text{SiO}_4)_3$  is formed on the front face of the varistor component 1 on high resistive layer 4a which mainly consists of  $\text{Zn}_2\text{SiO}_4$ , and this high resistive layer 4a.

[0033] Moreover, when B-2 O<sub>3</sub> is added as an accessory constituent of the varistor component 1, B-2 O<sub>3</sub> reacts with SiO<sub>2</sub>, and high resistive layer 4b which mainly consists of B-2 (SiO<sub>4</sub>)<sub>3</sub> is formed on the front face of the varistor component 1 high resistive layer 4a which mainly consists of Zn<sub>2</sub>SiO<sub>4</sub>, and on this.

[0034] Furthermore, as an accessory constituent, when Bi<sub>2</sub>O<sub>3</sub> and B-2 O<sub>3</sub> are added for the varistor component 1, Bi<sub>2</sub>O<sub>3</sub> and B-2 O<sub>3</sub> react to it with SiO<sub>2</sub>. High resistive layer 4b which mainly consists of Bi<sub>4</sub>(SiO<sub>4</sub>)<sub>3</sub> and B-2 (SiO<sub>4</sub>)<sub>3</sub> is formed on the front face of the varistor component 1 high resistive layer 4a which mainly consists of Zn<sub>2</sub>SiO<sub>4</sub>, and on this. The matter produced by these reactions does not produce the bad influence to the property of a varistor, but what has the extremely excellent property as a varistor is obtained.

[0035] in addition, although a high resistive layer is formed, when embedding like drawing 4 when making the varistor component 1 buried in the mixture 15 which uses SiO<sub>2</sub> as a principal component in examples 1-4 also considers reactivity, it is made to react in the crucible 16 of an alumina like drawing 3, and is still more nearly main -- carrying out -- etc. -- it is better to raise the adhesion of the mixture 15 and the varistor component 1 on which a pressure is put and which carries out, and uses SiO<sub>2</sub> as a principal component Moreover, it is thought that it can be made to react to homogeneity more into the container made with the varistor components 1, such as a product made from nickel or a product made from porcelain, and the ingredient which does not react if it agitates putting in the varistor components 1, such as nickel or a zirconia, the ball which does not react, and the mixture 15 which uses the varistor component 1 and SiO<sub>2</sub> as a principal component, and making it rotate and reacts.

[0036] Moreover, if the varistor component immersed in the liquid is made buried in mixture 15 like examples 1-3 and the high resistive layers 4a and 4b are formed, the precise thing which has still more uniform thickness can be formed.

[0037] Furthermore, as for a ball, it is desirable to use a thing smaller than the varistor component 1. Moreover, although mixture 15 is fine particles which use SiO<sub>2</sub> as a principal component, in order to improve reactivity with the varistor component 1, it is desirable to set particle size to 2 micrometers or less. And oxides, such as manganese, iron, nickel, antimony, aluminum, and a zirconia, are desirable as fine particles used for mixture 15 in addition to SiO<sub>2</sub>.

[0038] Thickness is controllable by adjusting this mixing ratio and heating temperature, and its time amount. Moreover, in case a high resistive layer is formed, it is desirable to make it 1200 degrees C or less. It is because Si will vitrify and varistor component 1 comrades will adhere, if 1200 degrees C is exceeded.

[0039] And by performing a temperature up at a stretch, it can prevent the component of the varistor component 1 evaporating and becoming pore. On the other hand, as for a temperature fall, it is desirable especially between 500-800 degrees C to make the temperature lower by h in 50 degrees C /. Thereby, oxygen is fully supplied to the interior of the varistor component 1, and the varistor property in a low current field improves.

[0040] Moreover, the load test in \*\* of the varistor of this invention and the conventional varistor was performed, and the result was shown in drawing 5.

[0041] It is [0042], when the conventional varistor passes over 100 hours so that it may turn out that drawing 5 is seen.

[External Character 1]

バリスタ電圧 (V<sub>10μA</sub>)

[0043] \*\* -- although it changes a lot, most varistors of this invention are not changing. Thus, it turns out that the varistor of this invention is very excellent in moisture resistance as compared with the conventional thing.

[0044] Moreover, the required invalid bed depth to a surge tolerated dose is shown in (Table 2).

[0045]

[Table 2]

	無効層厚み 有効層厚み	サージ耐量
従来品	2	500(A)
	1	200(A)
本発明品	1	1000(A)
	0.5	1000(A)
	0.2	1000(A)

[0046] in order that the conventional varistor may prevent a leak current according to (Table 2) -- a surge tolerated dose -- the varistor of 500A -- the thickness of an invalid layer -- an effective layer -- the twice of much more thickness -- moreover -- the varistor of 200A -- the thickness of an invalid layer -- an effective layer -- it had to be made at worst the same as much more thickness. however, the varistor of this invention -- a surge tolerated dose -- the varistor of 1000A --



the thickness of an invalid layer -- an effective layer -- 0.2 times of much more thickness -- even if -- since the high resistive layers 4a and 4b intervene between the external electrode 3 and the varistor component 1, a leak current can be prevented.

[0047] Furthermore, since high resistive layer 3a is formed also between the external electrode 3 and the varistor component 1 in the case of the varistor of the laminating mold shown in drawing 1, free end 2a of an internal electrode 2 and distance of the external electrode 3 which counters can be shortened. That is, since area of an internal electrode 2 can be enlarged, a varistor with a big surge tolerated dose can be obtained.

[0048] In addition, although the reason high resistive layer 3a is formed also in the inside side of the external electrode 3 has not become clear enough at present, it is thought that it is for the high resistance component which the component of a varistor component and SiO<sub>2</sub> reacted and liquid-phase-ized, and was liquid-phase-ized from the interface to permeate into a component.

[0049]

[Effect of the Invention] as mentioned above, this invention should be reversed in the electrode of a varistor component front face -- into the part which is not \*\*\*\* The high resistive layer which a principal component uses Zn<sub>2</sub>SiO<sub>4</sub> as the high resistive layer of Zn<sub>2</sub>SiO<sub>4</sub>, and a lower layer uses as a principal component, The high resistive layer to which the upper layer uses Bi<sub>4</sub>(SiO<sub>4</sub>)<sub>3</sub> as a principal component or the high resistive layer to which a lower layer uses Zn<sub>2</sub>SiO<sub>4</sub> as a principal component, the high resistive layer to which the upper layer uses B-2 (SiO<sub>4</sub>)<sub>3</sub> as a principal component, Or the high resistive layer to which a lower layer uses Zn<sub>2</sub>SiO<sub>4</sub> as a principal component, and the high resistive layer which the upper layer mainly turns into from Bi<sub>4</sub>(SiO<sub>4</sub>)<sub>3</sub> and B-2 (SiO<sub>4</sub>)<sub>3</sub> are formed.

[0050] Since it has precise and uniform thickness, unnecessary moisture etc. permeates into a varistor component, and these high resistive layers do not degrade a varistor property. Moreover, it can prevent lifting short [ poor ] generating plating flow also at the time of plating. Furthermore, since thickness of an invalid layer can be made thinner than before, a miniaturization can be attained. Thus, since the high resistive layer of this invention is excellent in chemical resistance and moisture resistance, the varistor which has the outstanding property can be obtained.

[0051] Furthermore, since a high resistive layer is formed also between an external electrode and a varistor component in the case of the varistor of a laminating mold, the free end of an internal electrode and distance of the external electrode which counters can be shortened. That is, since area of an internal electrode can be enlarged, a varistor with a big surge tolerated dose can be obtained.

---

[Translation done.]

## \* NOTICES \*

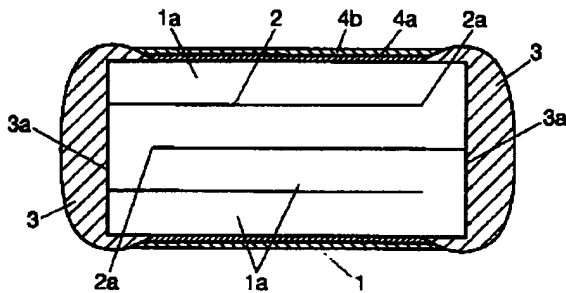
Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

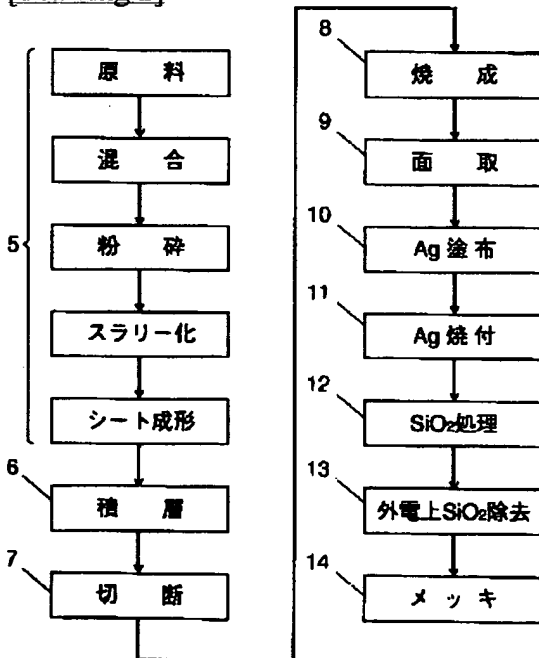
## DRAWINGS

[Drawing 1]

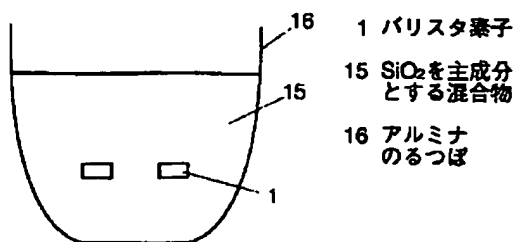
- 1 バリスタ素子  
 2 内部電極  
 2a 遊端  
 3 外部電極  
 3a, 4a, 4b 高抵抗層



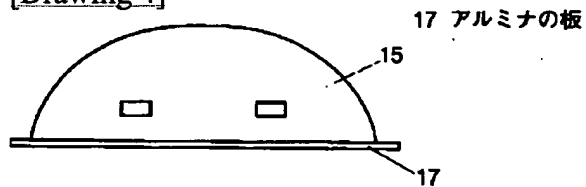
[Drawing 2]



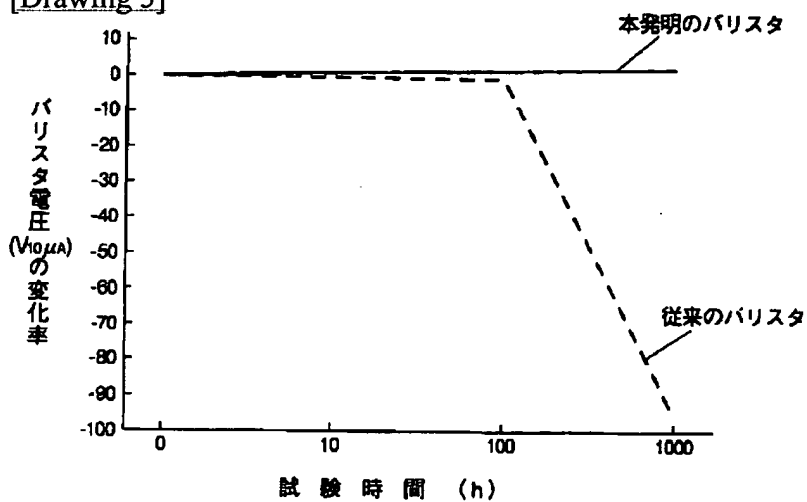
[Drawing 3]



[Drawing 4]



[Drawing 5]



[Translation done.]